

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-037900

(43)Date of publication of application : 12.02.1993

(51)Int.Cl.

H04N 5/92

H04N 5/85

H04N 7/13

(21)Application number : 03-209916

(71)Applicant : SONY CORP

(22)Date of filing : 26.07.1991

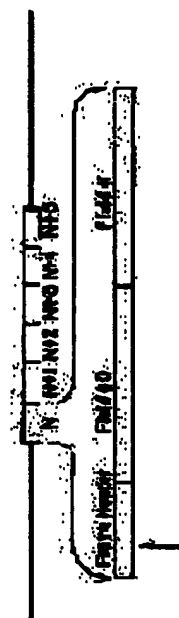
(72)Inventor : FUJINAMI YASUSHI

(54) MOVING PICTURE COMPRESSION RECORDING MEDIUM AND MOVING PICTURE DATA ENCODER AND DECODER

(57)Abstract:

PURPOSE: To process the moving picture of an interlace system in a correct timing at all times by recording a flag used to identify a frame starting from an odd number field and a frame starting from an even number field.

CONSTITUTION: A picture data from an encoder is outputted as a bit stream of a prescribed format. Each frame consists of two relevant fields and a frame header is arranged to a head of each frame. Then a field flag is recorded to the frame header. That is, the field flag is set 0 when the frame starts from an odd number field and set 1 when the frame starts from an even number field. Thus, even when a scene change is implemented on the way, correct decoding is attained by discriminating the flag.



LEGAL STATUS

[Date of request for examination]

01.08.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2977104

[Date of registration]

10.09.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-37900

(43)公開日 平成5年(1993)2月12日

(51)IntCl ³	種別記号	庁内整理番号	FI	技術表示箇所
H 0 4 N	5/92	H 8294-5C		
	5/85	Z 7916-5C		
	7/13	Z 4228-5C		

審査請求 未請求 請求項の数3(全11頁)

(21)出願番号 特願平3-209918

(22)出願日 平成3年(1991)7月26日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 藤波 靖

東京都品川区北品川6丁目7番35号 ソニー株式会社内

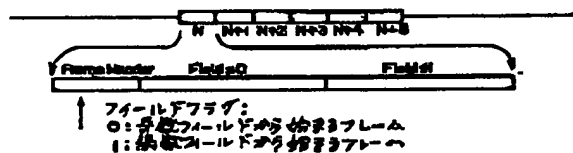
(74)代理人 弁理士 橋本 義雄

(54)【発明の名称】 動画像圧縮記録媒体並びに動画像データエンコードおよびデコード

(57)【要約】

【目的】 インターレース方式の動画像のシーンチェンジ時における画像のぼけを防止する。

【構成】 2つのフィールドからなる1つのフレームのデータの先頭にフレームヘッダを設け、そこにフィールドフラグを記録する。このフィールドフラグは、そのフレームが奇数フィールドから始まるフレームであるのか、偶数フィールドから始まるフレームであるのかを識別するものである。



【特許請求の範囲】

【請求項1】 インターレース方式の動画像データを圧縮して記録する動画像圧縮記録媒体において、奇数フィールドから始まるフレームと、偶数フィールドから始まるフレームとを識別するフラグを記録したことを特徴とする動画像圧縮記録媒体。

【請求項2】 インターレース方式の奇数フィールドと偶数フィールドの動画像をプログレッシブスキャンして1フレームの画像としてエンコードする手段と、シーンチェンジ時においては、1フィールドの画像を単独でエンコードする手段とを備えることを特徴とする動画像データエンコーダ。

【請求項3】 奇数フィールドから始まるフレームと、偶数フィールドから始まるフレームとを識別するフラグとともに伝送されたインターレース方式の圧縮された動画像データをデコードする動画像データデコーダにおいて、前記フラグを検出する手段と、前記フラグの検出結果に対応して動作モードを変更する手段とを備えることを特徴とする動画像データデコーダ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、動画像データをコンパクトディスク等のディスクに記録する場合に用いて好適な動画像圧縮記録媒体並びに動画像データエンコーダ及びデコーダに関する。

【0002】

【従来の技術】 NTSC方式のビデオ信号は図13に示すように、奇数フィールドと偶数フィールドの2つのフィールドにより1つのフレームが構成されている。DCT（離散コサイン変換）を使用した動画像圧縮の場合、空間方向の解像度が高い程圧縮効率が上がるため、2枚のフィールドをプログレッシブスキャンして1枚のフレームとして処理するようにしている。

【0003】

【発明が解決しようとする課題】 しかしながら、例えば図14に示すように、1枚のフレームを構成する2枚のフィールド間でシーンチェンジが発生したり、また、図15に示すように映画等のフィルムをビデオ信号に変換したような場合、やはり1枚のフレームを構成する2枚のフィールド間でシーンが変更されるような場合が発生する。

【0004】 従来の装置は、このようなシーンチェンジが発生したような場合においても、2枚のフィールドを1枚のフレームとして合成して処理するようにしていた。その結果、効率が低下し、その周辺で画像がぼける課題があった。

【0005】 本発明は、このような状況に鑑みてなされたものであり、画像のぼけ等が発生する事を防止するよ

うにするものである。

【0006】

【課題を解決するための手段】 本発明の動画像圧縮記録媒体は、奇数フィールドから始まるフレームと偶数フィールドから始まるフレームとを識別するフラグが記録されている事を特徴とする。

【0007】 また、本発明の動画像データエンコーダは、インターレース方式の奇数フィールドと偶数フィールドの動画像データをプログレッシブスキャンして1フレームの画像としてエンコードする手段と、シーンチェンジ時において1フィールドの画像データを単独でエンコードする手段とを備えることを特徴とする。これらの手段は、実施例においては、図2におけるステップS5乃至S8により構成されている。

【0008】 さらに、本発明の動画像データデコーダは、奇数フィールドから始まるフレームと偶数フィールドから始まるフレームとを識別するフラグを検出する手段と、このフラグの検出結果に対応して動作モードを変更する手段とを備えることを特徴とする。実施例においては、これらの手段は、図10におけるステップS33と図8におけるNTSCエンコーダ38により構成されている。

【0009】

【作用】 上記構成の動画像圧縮記録媒体においては、奇数フィールドから始まるフレームと偶数フィールドから始まるフレームとを識別するフラグが記録されている。したがって、このフラグを判定する事により、途中でシーンチェンジがおこなわれたような場合においても、正しいデコードが可能になる。

【0010】 また、本発明の動画像データエンコーダにおいては、シーンチェンジ時に1フィールドの画像が単独でエンコードされる。従って、画像がぼけるような事が防止される。

【0011】 さらに、本発明の動画像データデコーダにおいては、フラグの検出結果に対応して、例えば、NTSCエンコーダが初期化される。したがって、常に正しい奇数フィールドと偶数フィールドにより1つのフレームを構成する事ができる。

【0012】

【実施例】 図1は、本発明のエンコーダの一実施例の構成を示すブロック図である。フレームメモリ2f、2bにはスイッチ1を介して、それぞれ1フィールド分の画像データが記録される。メモリ2fは、先行するフィールドの画像を記憶し、メモリ2bは、後行するフィールドの画像を記憶する。メモリ2f、2bより読み出された画像データは、スイッチ3、5を介してDCT回路6に供給される。DCT回路6は、入力されたデータをDCT処理（離散コサイン変換処理）する。量子化回路7は、DCT回路6の出力をコントローラ8により指定される量子化ステップに対応して、量子化し、出力する。

量子化回路7の出力はVLC回路8に供給され、VLC処理(可変長符号化処理)された後、図示せぬディスク等に記録される。

【0013】また、量子化回路7の出力は、逆量子化回路9に入力され、逆量子化された後、逆DCT回路10に入力され、逆DCT処理されるようになされている。逆DCT処理回路10の出力は、スイッチ11、13を介して、フレームメモリ14(14a f, 14a b, 14b f, 14b b)のいずれかに供給され、記憶されるようになされている。アドレス生成回路17は図示せぬ回路から供給される動きベクトルに対応してアドレスを発生し、フレームメモリ14に供給する。フレームメモリ14より読み出されたデータは、スイッチ15を介して加算回路4に供給され、フレームメモリ2より読み出されたデータと加算され、スイッチ5を介してDCT回路6、量子化回路7に供給されるようになされている。

【0014】また、スイッチ15より出力されたデータは、遅延回路16により所定の時間遅延された後、加算回路12に供給され、逆DCT回路10の出力と加算される。そしてこの出力がスイッチ11、13を介してフレームメモリ14に供給され、記憶されるようになされている。遅延回路16の遅延時間は、加算回路4、DCT回路6、量子化回路7、逆量子化回路9、および、逆DCT回路10の処理時間に対応するように設定されている。コントローラ18は、各スイッチを切替制御すると共に、各部の動作を制御する。

【0015】次に、その動作について説明する。コントローラ18は、例えば図2に示すフローチャートに従ってフレーム構成を決定する。即ち、ステップS1において、すべてのフレームをスキャンしたか否か判定し、まだすべてのフレームをスキャンしていない場合、ステップS2に進み、フレームの先頭においてシーンチェンジが行われたか否か判定する。シーンチェンジが行われている場合、ステップS3に進み、今処理中のフレームをイントラ(I)ピクチャとして処理する。ステップS3の処理が終了した後、ステップS1に戻る。

【0016】ステップS2において、フレームの頭でシーンチェンジでしていないと判定された場合、ステップS4に進み、フレームの内部でシーンチェンジしているか否か判定する。内部のフィールドでシーンチェンジしている場合、ステップS5に進み、2フィールド(1フレーム)ではなく、1フィールドだけでエンコード処理が行われるようになされる。次にステップS6に進み、フィールドフラグを反転させる。このフィールドフラグは、そのフレームが例えば奇数フィールドから始まるフレームの場合は0とされ、偶数フィールドから始まるフレームの場合は1とされる(図7参照)。さらに、ステップS7に進み、このフレーム(ステップS5において、単独フィールドで処理された次のフレーム)がIピクチャとされる。ステップS7の処理の次にステップS

1に戻る。

【0017】ステップS4において、内部のフィールドでシーンチェンジが行われていないと判定された場合、ステップS8に進み、そのフレームはPピクチャとされる。ステップS8の次にステップS1に戻る。

【0018】なおここで、Iピクチャ(フレーム内符号化ピクチャ)は、フレーム内のデータでのみ符号化処理が行われたものをいい、Pピクチャ(前方予測符号化ピクチャ)は時間的に前のIピクチャまたはPピクチャから予測したピクチャを意味する。

【0019】図3は、エンコード処理するデータの単位を決定するアルゴリズムを示している。即ち、ステップS11において、単独フィールドか否か判定され、単独フィールドでないと判定された場合、ステップS12に進み、連続する2フィールドが順番にフレームメモリ2fと2bに順次書き込まれ、2フィールド分がまとめてエンコードされる。ステップS11において、単独フィールドであると判定された場合、ステップS13に進み、入力データはフレームメモリ2fにのみ記録され、この1フィールド分のデータだけがエンコードされる。

【0020】今、例えば図4に示すようなビデオ信号が、エンコーダ(スイッチ1)に入力されているものとする。なお同図において、添字oで示すフィールドは奇数フィールドを示し、添字eで示すフィールドは偶数フィールドを示している。この実施例においては、フィールド3oと4oの間でシーンチェンジが行われており、またフィールド6oと6eの間でシーンチェンジが行われている。

【0021】第1フレームから第5フレームまでは、それぞれ奇数フィールドと偶数フィールドによりフレームが構成され、奇数フィールドが先行フィールドとされている。そして、第6フィールドの偶数フィールド以降は、偶数フィールドが先行フィールドとされ、第6フレームの偶数フィールドと第7フレームの奇数フィールドとにより、1つのフレームが構成されている。以下同様に、第7フレームの偶数フィールドと第8フレームの奇数フィールドとにより1フレームが構成され、第8フレームの偶数フィールドと第9フレームの奇数フィールドにより1フレームが構成されている。

【0022】第1フレームから第8フレームまでは、先行する奇数フィールドがフレームメモリ2fに書き込まれ、後行する偶数フィールドがフレームメモリ2bに記憶される。第4フレーム及び第5フレームにおいても、同様に先行する奇数フィールドがフレームメモリ2fに記憶され、後行する偶数フィールドがフレームメモリ2bに記憶される。但し、シーンチェンジがおこなわれた直後の第4フレームの画像データはIピクチャとして処理され、その他の画像データはPピクチャとして処理される。

【0023】Iピクチャとして処理する場合、次のよう

10

20

30

40

50

に動作する。即ち、図5に示すようにフレームメモリ2fには、フィールド4oのデータが記憶され、フレームメモリ2bには、フィールド4eのデータが記憶される。このデータは、スイッチ3、5を介してDCT回路6に入力され、DCT処理された後、量子化回路7において量子化され、さらにVLC回路8において、VLC処理された後、図示せぬディスク等に記録される。またこのフィールド4oと4eの画像データは、量子化回路7から逆量子化回路9に供給され逆量子化される。そして、逆DCT回路10により逆DCT処理された後、スイッチ11、13を介してフレームメモリ14afと14abにそれぞれ記憶される。

【0024】続くフィールド5oと5eのデータは、それぞれフレームメモリ2fと2bに記憶され、Pピクチャとして処理される。即ち、フレームメモリ2f、2bより読み出されたデータは、加算回路4に供給され、フレームメモリ14af、14abより読み出され、スイッチ15を介して供給されたフィールド4o、4eのデータと逆極性で加算される（減算される）。このように、フレームメモリ14af、14abに記憶されているデータをリファレンスデータとして差分が取られたデータは、スイッチ5を介して、DCT回路6、量子化回路7、VLC回路8にそれぞれ供給され、順次処理された後、出力される。

【0025】量子化回路7より出力されたフィールド5o、5eの出力データ（差分データ）は逆量子化回路9、逆DCT回路10を介して加算回路12に供給される。加算回路12の他方の入力には、遅延回路16を介して、フレームメモリ14af、14abより供給されたフィールド4o、4eのデータが供給されている。加算回路12は、入力されたデータを加算し、画像データを局所的に復号する。この復号データは、スイッチ11、13を介してフレームメモリ14bf、14bbにそれぞれ供給され、記憶される。

【0026】以上の処理は、プログレッシブスキャンによる処理とされる。即ち、2枚のフィールドを1枚のフレームとしてまとめてエンコードされる。

【0027】次に、第6フレームの奇数フィールド6oは、図2のステップS5において説明したように単独のフィールドとして処理される。即ち、このフィールド6oのデータは、フレームメモリ2fに書き込まれる。そしてフレームメモリ2fから読み出されたデータは、加算回路4に供給され、フレームメモリ14bf、14bbより読み出されたフィールド5o、5eのデータと逆極性で加算される。そして加算回路4より出力されたデータがDCT回路6、量子化回路7、VLC回路8において順次処理された後、出力される。また、量子化回路7より出力されたフィールド6oの差分データは逆量子化回路9、逆DCT回路10の各処理を経た後、加算回路12に供給され、遅延回路16を介して供給されるフ

ィールド5o、5eのデータと加算され、復号される。この復号データはフレームメモリ14afに書き込まれる。

【0028】次に、フレームメモリ2fのフィールド6oのデータは、次のフレームの先行するフィールド6eのデータで更新され、他方のフレームメモリ2bには、フィールド6eとフレームを構成するフィールド7oのデータが書き込まれる。この画像データはシーンチェンジ直後の画像データであるため、Iピクチャとして処理される。即ち、フレームメモリ2f、2bより読み出されたデータは、DCT回路6、量子化回路7、VLC回路8による、各処理を経た後、そのまま出力される。また量子化回路7より出力されたデータが、逆量子化回路9、逆DCT回路10による処理を経た後、フレームメモリ14bf、14bbにそれぞれ書き込まれる。次のフィールド7eとフィールド8oよりなるフレームの画像は、それぞれフレームメモリ2fと2bにそれぞれ書き込まれPピクチャとして処理される。

【0029】以上のようにして、エンコードから出力される画像データは、図6に示すようになる。これらの各フレームの画像データは、例えば図7に示すようなフォーマットのビットストリームとして出力される。各フレームは、対応する2つのフィールドで構成され、各フレームの先頭には、フレームヘッダが配置されている。そして、このフレームヘッダには、フィールドフラグ（図2のステップS6）が記録されている。即ち、このフィールドフラグは、そのフレームが奇数フィールドから始まる場合0とされ、偶数フィールドから始まる場合1とされている。

【0030】図8は、本発明のデコードの一実施例の構成を示している。このデコードには図7に示すようなフォーマットに従って、例えばディスクに記録された動画圧縮データがディスクから再生され、供給されることになる。もちろん伝送媒体としては、ディスク以外の媒体を用いる事も可能である。

【0031】逆VLCおよび多重化復号器31は、入力されたデータを復号し、量子化パラメータ、係数及びフィールドフラグを分離する。量子化パラメータと係数は、逆量子化回路32に供給され、フィールドフラグはタイミング生成回路39に供給されるようになされている。逆量子化回路32の出力は、逆DCT回路33に供給され、逆DCT回路33の出力が、加算回路34及びスイッチ35を介して、フレームメモリ36af、36ab、36bf、36bbに供給され、記憶されるようになされている。

【0032】フレームメモリ36af乃至36bbより読み出されたデータは、スイッチ37を介して加算回路34に供給され、逆DCT回路33の出力データと加算されるようになされている。NTSCエンコード38はフレームメモリ36af乃至36bbより出力されたデ

ータをNTSCフォーマットのデータに変換し、出力する。タイミング生成回路39は、スイッチ35、37の切替信号を出力するとともに、フレームメモリ36a f乃至36b bのアドレスを発生するようになされている。

【0033】次に、その動作について説明する。図9は、フレームメモリ36a f乃至36b bの切替のアルゴリズムを示している。最初にステップ21において、単一のフィールドであるか否かが判定され、単一のフィールドでないと判定された場合、ステップ22に進み、2フィールド分のデコードが終了した後、フレームメモリ36a f乃至36b b（スイッチ35、37）が切換えられる。ステップ21において単独フィールドであると判定された場合においては、1フィールド分のデコードが終了した時、フレームメモリ36a f乃至36b b（スイッチ35、37）が切換えられる。

【0034】図10は、NTSCエンコーダ38の初期化アルゴリズムを示している。最初にステップ331においてスタート直後であるか否か、あるいはランダムアクセス直後であるか否かが判定される。スタート直後、またはランダムアクセス直後であると判定された場合においては、ステップ333に進み、フィールドフラグを検出し、そのフィールドフラグの検出結果に対応して、NTSCエンコーダ38が初期化される。例えば、フィールドフラグが0である場合、NTSCエンコーダ38は、入力されるフレームのデータが先行する奇数フィールドと後行する偶数フィールドより合成されているものとして処理する。また、フィールドフラグが1である場合、先行する偶数フィールドと後行する奇数フィールドのデータによりフレームが構成されているものとして、データを処理する。

【0035】ステップ331において、スタート直後またはランダムアクセス直後ではないと判定された場合においては、ステップ332に進みフィールドフラグとNTSCエンコーダ38のモードが一致するか否かが判定する。一致する場合、ステップ331に戻り、一致していない場合、ステップ333に進み、フィールドフラグに対応する初期化動作が行われる。

【0036】今、逆VLC及び多重化復号器31に図11に示すような画像データが入力されたとなると、デコーダは図12に示すような処理を実行する。すなわちフィールド40とフィールド40よりなるIピクチャが入力されると、これらのデータは逆VLC及び多重化復号器31により、多重化復号される。そして、その量子化パラメータと係数が逆量子化回路32に供給され、逆量子化される。逆量子化回路32の出力は逆DCT回路33に供給され、逆DCT処理される。逆DCT回路33より出力されたフィールド40、40のデータは、加算回路34、スイッチ35を介してフレームメモリ36a f、36b bにそれぞれ記憶される。フィールド40、

40よりなるピクチャはIピクチャであるから、フレームメモリ36a f、36b bより読み出され、NTSCエンコーダ38に供給されてNTSCフォーマットのデータに変換され、出力される。

【0037】次に、フィールド50、50のPピクチャのデータが逆量子化回路32、逆DCT回路33による処理を経て、加算回路34に供給される。加算回路34の他方の入力には、フレームメモリ36a f、36b bより読み出されたフィールド40、40のデータがスイッチ37を介して供給されている。加算回路34は両入力を加算し、復号する。この復号されたフィールド50、50のデータはスイッチ35を介して、それぞれフレームメモリ36b f、36b bに供給され、記憶される。逆DCT回路33から加算回路34の一方の入力にフィールド60のデータが入力された時、フレームメモリ36b f、36b bより読み出されたフィールド50、50のデータがスイッチ37を介して加算回路34の他方の入力に供給されている。加算回路34は、両入力を加算し、フィールド60のデータを復号する。このフィールド60のデータは、スイッチ35を介して、フレームメモリ36a fに供給され、記憶される。

【0038】次に、フィールド60、70よりなるフレームは、Iピクチャであるから、逆量子化回路32と逆DCT回路33による処理を経た後、フレームメモリ36b f、36b bに記憶される。次に、供給されるフィールド70、80よりなるフレームはPピクチャであるから、加算回路34においてフレームメモリ36b f、36b bより読み出されたフィールド60、70のリファレンスデータと加算され、復号される。

【0039】NTSCエンコーダ38は、フィールド40、40を1つのフレームとして処理し、フィールド50、50よりなるデータを1つのフレームとして処理する。また、フィールド60よりなるデータは単一のフィールドとして処理する。そして、フィールド60、70よりなるデータは偶数フィールドが先行するフレームとして処理する。フィールド70、80よりなるフレームについても同様である。

【0040】

【発明の効果】以上の如く本発明の動画像圧縮記録媒体によれば、奇数フィールドから始まるフレームと偶数フィールドから始まるフレームとを識別するフラグを記録するようにしたので、そのフラグを検出することにより、インターレース方式の動画像を常に正しいタイミングで処理することが可能になる。

【0041】請求項2に記載の動画像データエンコーダによれば、シーンチェンジ時において1フィールドの画像を単独でエンコードするようにしたので、動画像圧縮の効率が低下し、画像がぼけるようなことが防止される。

【0042】また、本発明の動画像データデコーダによ

れば、フラグの検出結果に対応して動作モードを変更するようにしたので、インターレース方式の画像を常に適切に処理することができる。

【図面の簡単な説明】

【図1】本発明の動画データエンコーダの一実施例の構成を示すブロック図である。

【図2】図1の実施例におけるフレーム構成決定のアルゴリズムを説明するフローチャートである。

【図3】図1の実施例における処理単位を決定するアルゴリズムを説明するフローチャートである。

【図4】図1の実施例においてスイッチ1に供給されるフレームの変化の様子を説明する図である。

【図5】図1の実施例における各部のフレームのタイミングを説明する図である。

【図6】図1の実施例において出力されるデータを説明する図である。

【図7】本発明の動画画像圧縮記録媒体における記録フォーマットを説明する図である。

【図8】本発明の動画データデコーダの一実施例の構成を示すブロック図である。

【図9】図8の実施例におけるフレームメモリ切換えのアルゴリズムを説明するフローチャートである。

【図10】図8の実施例におけるNTSCエンコーダ38の初期化アルゴリズムを説明するフローチャートである。

【図11】図8の実施例における入力データを説明する図である。

【図12】図8の実施例における各部のフレームのタイミングを説明する図である。

【図13】NTSC方式のフレームの構成を説明する図である。

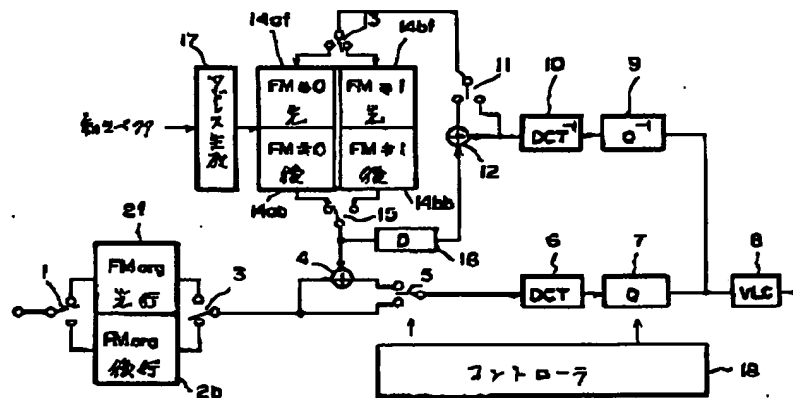
【図14】シーンチェンジがある場合におけるフレームの構成を説明する図である。

【図15】フィルムをビデオ信号に変換した場合におけるフレームの構成を説明する図である。

【符号の説明】

- 2b, 2f フレームメモリ
- 4 加算回路
- 6 DCT回路
- 7 量子化回路
- 8 VLC回路
- 9 逆量子化回路
- 10 逆DCT回路
- 12 加算回路
- 14a b, 14a f, 14b b, 14b f フレームメモリ
- 16 遅延回路
- 18 コントローラ
- 31 逆VLC及び多重化復号器
- 32 逆量子化回路
- 33 逆DCT回路
- 36a b, 36a f, 36b b, 36b f フレームメモリ
- 38 NTSCエンコーダ

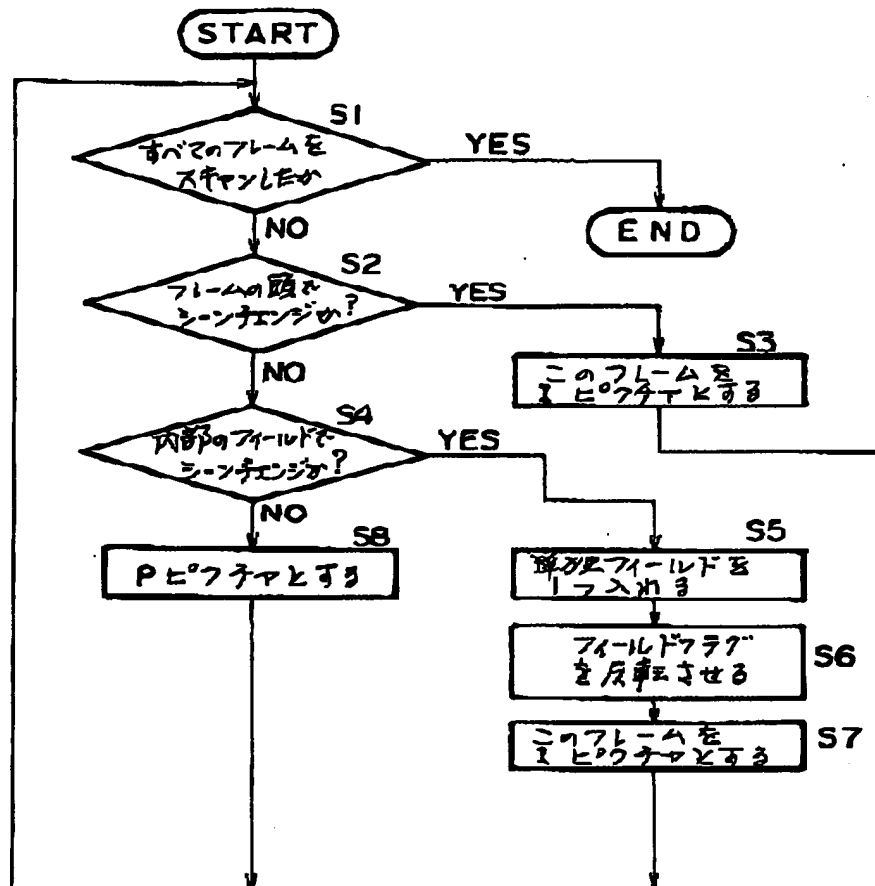
【図1】



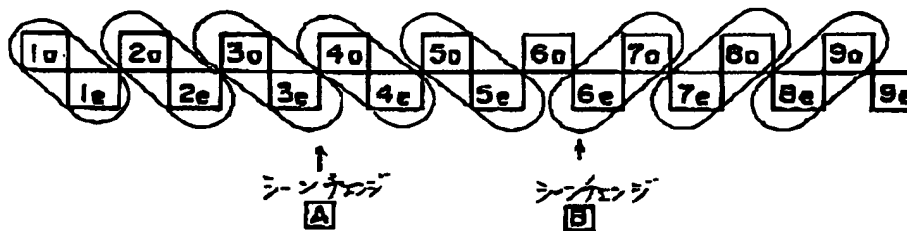
【図11】



【図2】



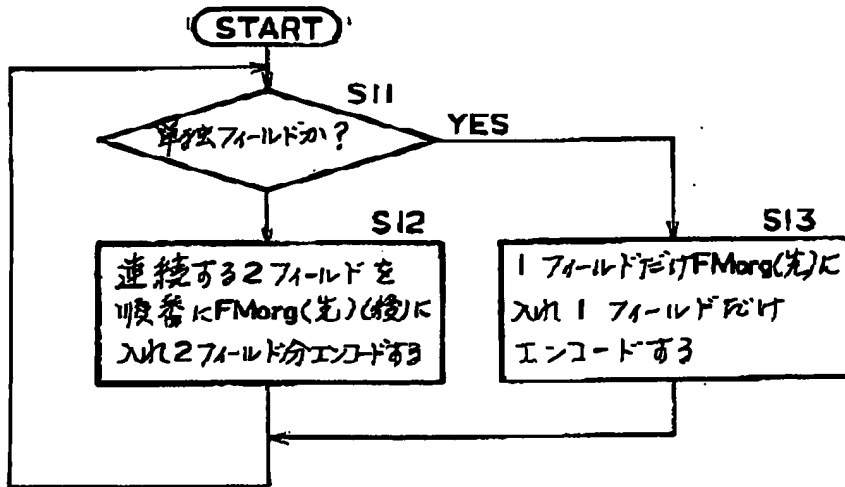
【図4】



【図15】



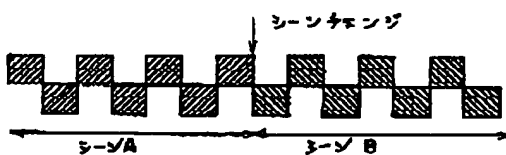
【図9】



【図5】

先行フィールド	ビッチャ種	オリジナル		ローカルデコード(局所復号)画像			
		FMorg 先 2f	FMorg 後 2b	FM# 0 先 14af	FM# 0 後 14ab	FM# 1 先 14bf	FM# 1 後 14bb
奇数	I	4o	4e	4o	4e	3o ↑	3e ↑
"	P	5o	5e	(4o)	(4e)	5o	5e
"	P	6o		6o		(5o)	(5e)
偶数	I	6e	7o			6e	7o
"	P	7e	8o	7e	8o	(6e)	(7o)
"	P	8e	9o	(7e)	(8o)	8e	9o

【図14】



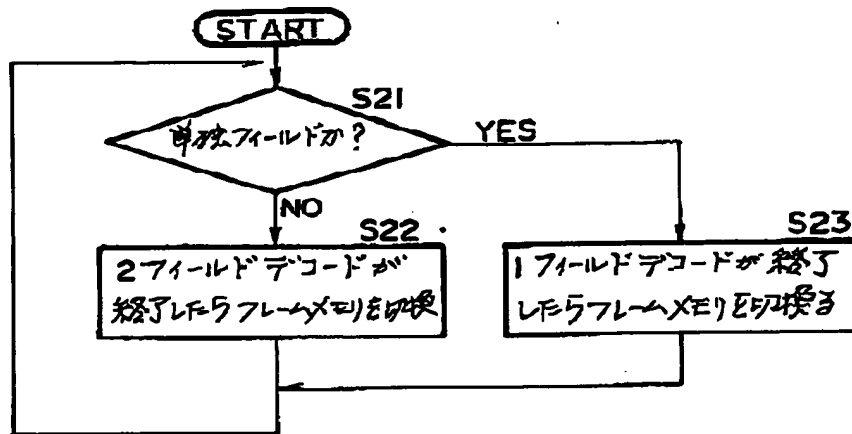
1o	2o	3o	4o	5o	6o	6e	7e	8e
1e	2e	3e	4e	5e		7o	8o	9o
P	P	P	I	P	(P)	I	P	P

出力
フィールド
構成
データ

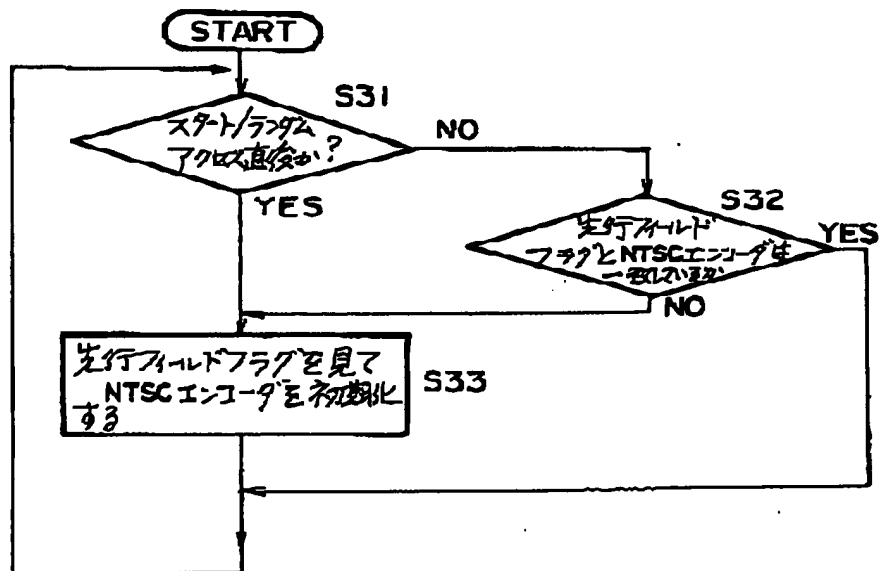
先行フィールド = 奇数
先行フィールド = 偶数

The diagram illustrates the structure of a video frame. At the top, a horizontal bar represents the frame, divided into segments labeled N, N+1, N+2, N+3, N+4, and N+5. Below this, a larger rectangle represents the frame area, divided into two main sections: 'Frame Header' on the left and 'Field #0' on the right. The 'Field #0' section is further divided into two sub-sections: 'Field #0' and 'Field #1'. An arrow points to the 'Field #0' section, with the text 'フィールド下フラグ:' (Field Down Flag:) next to it. Below this text, two lines of Japanese text are provided: '0: 奇数フィールドから始まるフレーム' (0: Frame starting from odd-numbered field) and '1: 偶数フィールドから始まるフレーム' (1: Frame starting from even-numbered field).

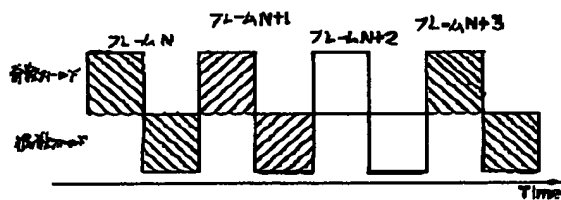
【図9】



【図10】



【図13】



【図12】

入力	ピクチャ 種類	FM#0 先36af	FM#0 後36ab	FM#1 先36bf	FM#1 後36bb	出力
4o	I	4o				-
4e			4e			4o
5o	P			5o		4e
5e					5e	5o
6o	P	6o				5e
6e				6e		6o
7o	I				7o	6e
7e		7e				7o
8o	P		8o			7e
						8o

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.